

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-158295

(43)Date of publication of application : 30.05.2003

(51)Int.Cl.

H01L 33/00  
C23C 16/34  
C30B 29/38  
H01L 21/205

(21)Application number : 2001-356801

(71)Applicant : SHOWA DENKO KK

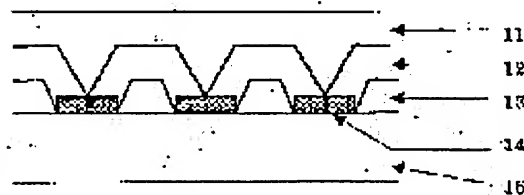
(22)Date of filing : 22.11.2001

(72)Inventor : URASHIMA YASUHIRO

**(54) GaN-BASED SEMICONDUCTOR FILM, METHOD FOR MANUFACTURING THE SAME, SEMICONDUCTOR LIGHT-EMITTING DIODE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a GaN-based semiconductor, and a method for manufacturing the same, equipped with a novel structure effectively usable for improvement on the luminescence property of semiconductor light emitting diodes using a GaN-based semiconductor.

**SOLUTION:** Use of crystal surfaces yet nonplanar in a GaN-based semiconductor film selective growth process for the irregular reflection of light improves light ejection efficiency. Non-flat boundaries are formed in between a 1st GaN-based semiconductor 13 and a 2nd GaN-based semiconductor 12, and in between the 2nd GaN-based semiconductor 12 and a 3rd GaN-based semiconductor 11.

**LEGAL STATUS**

[Date of request for examination] 10.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

(51) IntCl <sup>7</sup>	識別記号	P I	チーフ・ド(参考)
H01L 33/00		H01L 33/00	C 4G077
C23C 16/34		C23C 16/34	4K030
C30B 29/38		C30B 29/38	D 5F041
H01L 21/205		H01L 21/205	5F045

審査請求 未請求 請求項の数20 OL (全 8 頁)

(21) 出願番号	特願2001-358801(P2001-358801)	(71) 出願人	000002004 昭和電工株式会社
(22) 出願日	平成13年11月22日(2001.11.22)	(72) 発明者	雄島 泰人 千葉県千葉市緑区大野台1丁目1番1号 昭和電工株式会社総合研究所内
		(74) 代理人	100118740 弁理士 松沼 伸司

(出願人による申告) 国等の委託研究の成果に係る特許

出願 (平成13年度新エネルギー・産業技術総合開発機構

「成効率電光変換化合物半導体装置」(21世紀のあかり計

画) エネルギー使用合理化技術開発) 委託研究、産業活

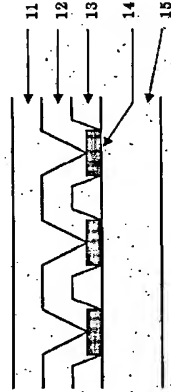
力再生特別制度法第30条の適用を受けるもの)

(54) 【発明の名称】 GaN系半導体薄膜、その製造方法、半導体発光素子

(57) 【要約】

【課題】 GaN系半導体を用いた半導体発光素子の発光特性の改良に有効な新しい構造を有するGaN系半導体薄膜とその製造方法を提供する。

【解決手段】 GaN系半導体薄膜の選択成長の過程において存在する、結晶の表面が平坦化していない非平面状の結晶面を利用して光を乱反射させることにより、光を外周に取り出す効率を向上させる。屈折率の異なる第1のGaN系半導体と第2のGaN系半導体12の間、および第2のGaN系半導体と第3のGaN系半導体の間に、平坦化していない界面を形成する。



最終頁に続く

## 【特許請求の範囲】

【請求項1】 GaN系半導体 (Al<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N、但し0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) が成長可能な基板の表面に、GaN系半導体の成長

1) が成長可能な基板の表面に、GaN系半導体の成長が起らない物質からなるマスクを付着させ、該マスクに適切な開口部を設け、開口部からGaN系半導体薄膜を成長させるGaN系半導体薄膜の製造方法において、屈折率n<sub>1</sub>を持った第1のGaN系半導体を開口部から成長させる第1の工程と、該第1のGaN系半導体の表面が平坦化しない段階で、第1のGaN系半導体とは異なる屈折率n<sub>2</sub>を持った第2のGaN系半導体を第1のGaN系半導体上に成長させる第2の工程と、該第2のGaN系半導体の表面が平坦化しない段階で、さらに第2のGaN系半導体とは異なる屈折率n<sub>3</sub>を持った第3のGaN系半導体を第2のGaN系半導体上に成長させる第3の工程とを具備することを特徴とするGaN系半導体薄膜の製造方法。

【請求項2】 前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とは組成の異なるAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) より構成されることを特徴とする請求項1に記載のGaN系半導体薄膜の製造方法。

【請求項3】 前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とはドーピング状態の異なるAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) より構成されることを特徴とする請求項1または2に記載のGaN系半導体薄膜の製造方法。

【請求項4】 前記第2のGaN系半導体が、2種類以上の組成の異なるAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) を周期的に積層した多層膜よりなることを特徴とする請求項1に記載のGaN系半導体薄膜の製造方法。

【請求項5】 前記第1のGaN系半導体と第3のGaN系半導体が、同じAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) より構成されることを特徴とする請求項1ないし4に記載のGaN系半導体薄膜の製造方法。

【請求項6】 前記第3のGaN系半導体が、表面の平坦なGaN系半導体薄膜となることを特徴とする請求項1ないし5に記載のGaN系半導体薄膜の製造方法。

【請求項7】 前記第3のGaN系半導体上に、表面の平坦なGaN系半導体薄膜を成長させることを特徴とする請求項1ないし6に記載のGaN系半導体薄膜の製造方法。

【請求項8】 前記GaN系半導体が成長可能な基板が、GaN、サファイア、SiC、シリコンのうちの何れか1種類であることを特徴とする請求項1ないし7に記載のGaN系半導体薄膜の製造方法。

【請求項9】 前記マスクがSiNからなることを特徴と

(2)

2

特開2003-158295

する請求項1ないし8に記載のGaN系半導体薄膜の製造方法。

【請求項10】 基板上にマスクを付着させ、該マスクに適切な開口部を設け、開口部からマスク表面を覆って成長させたGaN系半導体薄膜において、該GaN系半導体薄膜が、開口部から成長させた屈折率n<sub>1</sub>を持った第1のGaN系半導体と、該第1のGaN系半導体の表面が平坦化しない段階で第1のGaN系半導体上に成長させられた、第1のGaN系半導体とは異なる屈折率n<sub>2</sub>を持った第2のGaN系半導体と、第2のGaN系半導体の表面が平坦化しない段階で第2のGaN系半導体上に成長させた、第2のGaN系半導体とは異なる屈折率n<sub>3</sub>を持った第3のGaN系半導体とを具備することを特徴とするGaN系半導体薄膜。

【請求項11】 前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とは組成の異なるAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) より構成されることを特徴とする請求項10に記載のGaN系半導体薄膜。

【請求項12】 前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とはドーピング状態の異なるAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) より構成されることを特徴とする請求項10または11に記載のGaN系半導体薄膜。

【請求項13】 前記第2のGaN系半導体が、2種類以上の組成の異なるAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) を周期的に積層した多層膜よりなることを特徴とする請求項10に記載のGaN系半導体薄膜。

【請求項14】 前記第1のGaN系半導体と第3のGaN系半導体が、同じAl<sub>x</sub>Ga<sub>1-x</sub>In<sub>y</sub>N (但し、0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1) より構成されることを特徴とする請求項10ないし13に記載のGaN系半導体薄膜。

【請求項15】 前記第3のGaN系半導体が、表面の平坦なGaN系半導体薄膜であることを特徴とする請求項10ないし14に記載のGaN系半導体薄膜。

【請求項16】 前記第3のGaN系半導体上に、表面の平坦なGaN系半導体薄膜が形成されていることを特徴とする請求項10ないし15に記載のGaN系半導体薄膜。

【請求項17】 前記GaN系半導体が成長可能な基板が、GaN、サファイア、SiC、シリコンのうちの何れか1種類であることを特徴とする請求項10ないし16に記載のGaN系半導体薄膜。

【請求項18】 前記マスクがSiNからなることを特徴とする請求項10ないし17に記載のGaN系半導体薄膜。

【請求項19】 前記第3のGaN系半導体上に、p型お

【請求項20】 前記第3のGaN系半導体上に、p型お



この様にGaN系半導体薄膜の選択成長においては、表面が平坦な薄膜が形成される途中で、結晶表面が平坦化していない段階が必ず存在する。結晶はその後成長を続けることによって隣接する開口部から成長した別の結晶が合体し、最終的に表面が平坦なGaN系半導体薄膜が成長することになる。

【0016】本発明者は、このGaN系半導体薄膜の選択成長の過程において必ず存在する、結晶の表面が平坦化していない非平面状の結晶面が現れる過程に着目し、この非平面状の結晶面を利用して光を乱反射させることにより、光を外側に取り出す効率を向上させ、GaN系半導体を用いた半導体発光素子の発光特性を改良することに想到し、本発明を行った。

【0017】本発明に係るGaN系半導体薄膜の断面構造の一例を示す図を図1に示す。図1において、11は屈折率 $n_3$ を持つ第3のGaN系半導体、12は屈折率 $n_2$ を持つ第2のGaN系半導体、13は屈折率 $n_1$ を持つ第1のGaN系半導体、14はマスク、15は基板である。

【0018】図1に示すように、本発明のGaN系半導体薄膜では、第1のGaN系半導体13と第2のGaN系半導体12の間、および第2のGaN系半導体12と第3のGaN系半導体11の間に、平坦化していない界面が形成される。ここで、第1のGaN系半導体13と第2のGaN系半導体12、および第2のGaN系半導体12と第3のGaN系半導体11では屈折率が異なるため、第1のGaN系半導体13と第2のGaN系半導体12の界面、または第2のGaN系半導体12と第3のGaN系半導体11の界面に入射した光はそれぞれ、界面で乱反射を起こすことになる。

【0019】本発明のGaN系半導体薄膜は、次の手順で形成される。まず、GaN系半導体が成長可能な基板の上に、GaN系半導体の成長が起こらない物質からなるマスクを付着させ、該マスクに適切な開口部を設ける。

【0020】ここで、本発明で用いるGaN系半導体が成長可能な基板としては、Ga<sub>0.9</sub>Al<sub>0.1</sub>As、SiC、シリコンが好ましい。例えば、Ga<sub>0.9</sub>Al<sub>0.1</sub>Asに形成したサブファイアを基板として用いることができる。また、マスクを構成するGa<sub>0.9</sub>Al<sub>0.1</sub>Asの成長が起こらない物質としては、Si<sub>3</sub>N<sub>4</sub>が好ましい。マスクの厚さは、開口部をエッチングにより作製するに容易であり、かつ熱応力に伴う過剰なストレスを生じさせないために、0.01μm〜1μm程度とするのが好ましい。

【0021】マスクは、蒸着やスパッタ、CVD等の方法で基板に付着させることが出来る。またマスクの開口部は、フォトリソグラフィにより開口部を適切な形状にパターンニングし、開口部のマスクをエッチング等の方法により部分的に除去することにより形成することができる。

【0022】開口部の形状は、幅1〜10μm程度で基

1、 $0 \leq x \leq 1$ 、 $0 \leq x+y \leq 1$ より構成されること  
が好ましい。Al<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>Nの組成によりGa  
N系半導体の屈折率は変化するため、第1、第2、第3  
のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体と、それぞれ隣接するGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体  
とは組成の異なるAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>N（但し、 $0 \leq x \leq 1$ 、 $0 \leq x+y \leq 1$ 、 $0 \leq x+y \leq 1$ ）より構成するこ  
とにより、屈折率の異なるGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体の順次積層す  
ることができる。

【0030】また本発明では、第1、第2、第3のGa  
N系半導体が、それぞれ隣接するGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体とはド  
ーピング状態の異なるAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>N（但し、 $0 \leq x \leq 1$ 、 $0 \leq x+y \leq 1$ 、 $0 \leq x+y \leq 1$ ）より構成さ  
れるのが好ましい。Al<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>Nのドーピン  
グ状態を制御することにより、Ga<sub>0.9</sub>Al<sub>0.1</sub>As半導体の屈折率  
を設定して、屈折率の異なるGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体の組み合わ  
せを構成することができる。

【0031】第1、第2、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体間の屈  
折率の差は、異なる組成のAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>Nの組み  
合わせの他に、同じ組成でも異なるドーピング状態のAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>Nの組み合わせで実現することも可能  
である。もちろん、異なるドーピング状態で異なる組成  
のAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>Nの組み合わせから、第1、第2、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を構成しても良い。

【0032】また本発明においては、前記第2のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を、2種類以上の組成の異なるAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>N（但し、 $0 \leq x \leq 1$ 、 $0 \leq x+y \leq 1$ 、 $0 \leq x+y \leq 1$ ）を周期的に積層した多層膜から構成することができ  
る。例えば、第2のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体層を、各々の厚さ  
が発光波長の四分の一に相当する2種類の組成の異なる  
Al<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>Nを交互に積層した多層膜（DB  
R反射膜）から構成すると、光の乱反射が生じやすくな  
り発光を外側に取り出す効率が向上する。

【0033】また本発明では、第1のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体と  
第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体が、同じAl<sub>1-x</sub>Ga<sub>x</sub>In<sub>1-x-y</sub>N  
（但し、 $0 \leq x \leq 1$ 、 $0 \leq x+y \leq 1$ 、 $0 \leq x+y \leq 1$ ）よ  
り構成されていても良い。本発明は、屈折率の異なる2  
種類のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を交互に形成する構成とすること  
が出来る。その場合、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体の上にさら  
に1以上のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を成長させても良い。

【0034】本発明では、隣接する開口部から成長した  
Ga<sub>0.9</sub>Al<sub>0.1</sub>As半導体と、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を成長する際  
に合体させて、表面の平坦なGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体薄膜を構成  
することができる。また、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体の上に  
さらに1以上のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を成長させ、そのGa<sub>0.9</sub>Al<sub>0.1</sub>As  
系半導体を成長する際に合体させて、表面の平坦なGa<sub>0.9</sub>Al<sub>0.1</sub>As  
系半導体薄膜を構成しても良い。本発明では、最低限  
3つのGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体を順次成長させて、光を乱反射す  
る2つの界面を作ることにより、光を外側に取り出す効  
率を向上させる。

【0035】本発明では、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体上に、

表面の平坦なGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体薄膜を形成させることが出  
来る。例えば、第3のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体上に、表面の平坦  
なp型およびn型のGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体薄膜を成長させ、p  
n接合を形成することが出来る。そして、このpn接合  
を発光部として用いることにより、本発明のGa<sub>0.9</sub>Al<sub>0.1</sub>As半  
導体薄膜から半導体発光素子を作製することが出来る。  
半導体発光素子のpn接合の界面は、平坦である方が結  
晶欠陥の導入される可能性が少ないため好ましい。

【0036】

【実施例1】以下本発明を、実施例を用いて説明する。

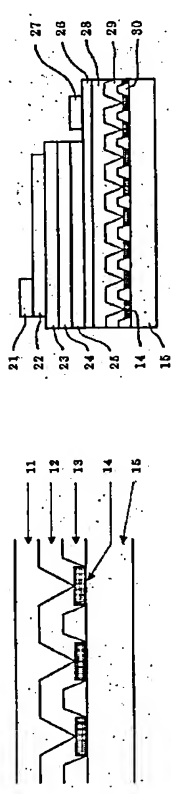
【0037】（実施例1）本実施例1では、表面にGa  
N層を1.6μm成長させたサブファイアのウェハを基  
板として用いた。まず、ウェハ上のGa<sub>0.9</sub>Al<sub>0.1</sub>As層の表面  
に、プラズマCVDにより変化したシリコン（SiN）を  
0.1μmの厚さでマスクとして堆積させた。

【0038】続いて堆積させたSiNマスクの表面にレ  
ジストを塗布し、通常のフォトリソグラフィの方法を  
用いて、マスクの開口部のパターンを形成した。マスク  
の開口部のパターンは、幅4μmのストリート状の開口  
部と幅4μmのストリート状のマスクが残存する部分と  
が交互に並ぶ体元の周期的な形状とした。開口部上の  
レジストを剥離した後、ウェハをフッ酸（HF）：水  
＝1：9のエッチング液でエッチングし、開口部のSi  
Nを除去した。その後SiNマスク表面のレジストを除  
去して、4μmのストリート状にGa<sub>0.9</sub>Al<sub>0.1</sub>As層が露出した開  
口部とマスクが4μmのストリート状に残った領域とが  
周期的に繰り返して形成されたウェハを得た。作製し  
たウェハの開口部とマスクの形状は、図4に示したも  
のと同様である。

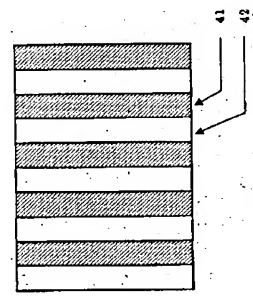
【0039】上記のウェハ上へのGa<sub>0.9</sub>Al<sub>0.1</sub>As半導体の成  
長は、有機金属気相成長法（MOCVD法）によって行  
った。本実施例1のMOCVD法では、V族原料にはア  
ルミニウム（TMG）を用い、III族原料には有機金属であるトリ  
メチルガリウム（TMG）、トリメチルアルミニウム  
（TMA）、トリメチルインジウム（TMI）を用い  
た。また、n型不純物のドーピング原料としてはモノシ  
ラン、p型不純物のドーピング原料としてはビスシロ  
ペンタジエニルマグネシウムを用いた。キャリアガスと  
しては水素及び窒素を用いた。

【0040】MOCVD法に用いる成長装置のリアク  
ターに、上記のウェハをセットした。そしてリアクター  
を真空でパージした後、キャリアガスとアンモニアを流  
しながらリアクターの温度を成長温度である1140℃  
に昇温した。なお以下の工程では、キャリアガスとアン  
モニアはリアクターに常時供給しておいた。リアクター  
の温度が1140℃に達したところで、第1の工程とし  
てリアクター内にTMGを130μmol/minの流  
量で60分間導入した。この第1の工程では、Ga<sub>0.9</sub>Al<sub>0.1</sub>As  
が露出したストリート上の開口部に、図3に示したもの  
と同様に上辺4μm、底辺6μm、高さ2μmの台形状

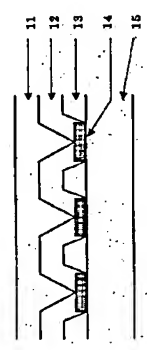
【図2】



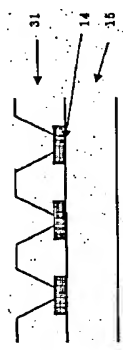
【図4】



【図1】



【図3】



フロントページの続き

Fターム(参考) 46077 A03 BE11 BE15 DB06 ED06  
EF01 EF05 HA02 TB05 TF01  
4K030 AA11 BA38 BB12 CA05 FA10  
JA06 LA11  
5F041 CA05 CA33 CA34 CA40 CA46  
CA65 CA74 CA82 CA88 CA92  
CB15  
5F045 AA04 AB14 AB17 AB18 AC08  
AC12 AC19 CA10 DA52 DA55  
DA64 DB02 EE17

12

第1の工程で成長したGa<sub>0.2</sub>N結晶、14はマスク、15は基板である。

【0047】この様にして作製した半導体発光素子の特性は、順度の平均が3〜4Cdであった。

【0048】(比較例1)比較のため、実施例1で第2の工程のAl<sub>0.2</sub>Ga<sub>0.8</sub>Nの成長を行わず、その他は実施例1と同じにして、半導体発光素子の作製を行った。本比較例1で作製した半導体発光素子の順度の平均が2Cdであった。本比較例1で作製した半導体発光素子の順度は、実施例1で作製した半導体発光素子の順度より低い原因は、第2の工程のAl<sub>0.2</sub>Ga<sub>0.8</sub>Nの成長を行わず、第1の工程で成長したGa<sub>0.2</sub>N結晶の上に直接第3の工程でGa<sub>0.2</sub>N結晶を成長したため、屈折率の異なる半導体の界面が形成されず、発光素子内で光の乱反射が生じなかったためだと考えられる。

【0049】本発明に係るGa<sub>0.2</sub>N系半導体薄膜の断面構造の一例を示す図

【図1】本発明に係るGa<sub>0.2</sub>N系半導体薄膜の断面構造の一例を示す図

【図2】本発明の実施例1に係る半導体発光素子の断面構造を示す図

【図3】開口部にのみ結晶が成長した段階でのGa<sub>0.2</sub>N系半導体結晶の断面形状を示す図

【図4】マスクを形成した基板の表面を示す平面図

【符号の説明】

11 屈折率n<sub>3</sub>を持つ第3のGa<sub>0.2</sub>N系半導体

12 屈折率n<sub>2</sub>を持つ第2のGa<sub>0.2</sub>N系半導体

13 屈折率n<sub>1</sub>を持つ第1のGa<sub>0.2</sub>N系半導体

14 マスク

15 基板

21 ボンディング電極

22 透光性電極

23 p型Ga<sub>0.2</sub>N層

24 p型Al<sub>0.1</sub>Ga<sub>0.9</sub>N層

25 多重量子井構造よりなる発光部

26 n型Ga<sub>0.2</sub>N層

27 n型電極

28 第3の工程で成長したGa<sub>0.2</sub>N結晶

29 第2の工程で成長したAl<sub>0.2</sub>Ga<sub>0.8</sub>N結晶

30 第1の工程で成長したGa<sub>0.2</sub>N結晶

31 表面が平坦化していない非平面形状を有するGa<sub>0.2</sub>N系半導体結晶

41 マスクが付着している部分

42 開口部

の断面を持つGa<sub>0.2</sub>N結晶が成長した。但し、隣り合う開口部から成長したGa<sub>0.2</sub>N結晶同士は合体していないかつた。

【0041】続く第2の工程では、TMAを3.2・5μmol/minの流量でTMGと一緒に15分間リアクターに供給し、上記のGa<sub>0.2</sub>N結晶上にAl<sub>0.2</sub>Ga<sub>0.8</sub>N結晶を0.2μm成長させた。さらに引き続き第3の工程で、TMGだけをリアクターに供給して、再度Ga<sub>0.2</sub>N結晶をAl<sub>0.2</sub>Ga<sub>0.8</sub>N結晶上に成長させた。この第3の工程でGa<sub>0.2</sub>N結晶の成長により、隣接する開口部から成長したGa<sub>0.2</sub>N結晶同士の合体と結晶表面の平坦化を達成した。この表面が平坦化したGa<sub>0.2</sub>N結晶からなる半導体薄膜の厚さは、6μmであった。

【0042】上記の第3の工程が終了した後、TMGと同時にモニタランを1nmol/minの流量でリアクターに供給し、上記のGa<sub>0.2</sub>Nからなる半導体薄膜の上にn型Ga<sub>0.2</sub>N層を2μm成長させた。n型Ga<sub>0.2</sub>N層のキャリア濃度は4×10<sup>18</sup>cm<sup>-3</sup>であった。

【0043】次にリアクターの温度を800℃に低下させ、多重量子井(MQW)構造よりなる発光部を成長させた。MQW構造は、Ga<sub>0.2</sub>Nからなる7nmの障壁層と1nmGa<sub>0.2</sub>Nからなる3nmの井戸層との組み合わせと5ペラ積層して形成し、発光波長が470nmとなるように組成等の条件を設定した。なお、MQW構造の成長の時には、リアクターにモニタランの供給は行わなかった。

【0044】続いてリアクターの温度を1060℃に昇温し、TMGあるいはTMAと同時にビスシクロペンタジエニルマグネシウムを0.2μmol/minの流量でリアクターに供給することによって、MQW構造の上にMgをドープしたp型のAl<sub>0.1</sub>Ga<sub>0.9</sub>N層を0.1μm、さらにその上にp型のGa<sub>0.2</sub>N層を0.1μm成長させた。

【0045】以上の操作で製造したウェハを成長装置のリアクターから取り出した後、p型のGa<sub>0.2</sub>N層の表面にNi/Auよりなる透光性電極とボンディング電極を作製した。さらに、ウェハの一部でp型のGa<sub>0.2</sub>N層、p型のAl<sub>0.1</sub>Ga<sub>0.9</sub>N層およびMQW構造をドライエッチングによって除去し、n型Ga<sub>0.2</sub>N層を露出させて、そこにTi/Auよりなるn型電極を形成した。その後、スクライバーによりウェハを切断し、半導体発光素子を製造した。

【0046】以上の操作により製造した半導体発光素子の断面構造を、図2に示す。図2において、21はボンディング電極、22は透光性電極、23はp型Ga<sub>0.2</sub>N層、24はp型Al<sub>0.1</sub>Ga<sub>0.9</sub>N層、25は多重量子井構造よりなる発光部、26はn型Ga<sub>0.2</sub>N層、27はn型電極、28は第3の工程で成長したGa<sub>0.2</sub>N結晶、29は第2の工程で成長したAl<sub>0.2</sub>Ga<sub>0.8</sub>N結晶、30は

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年7月7日(2005.7.7)

【公開番号】特開2003-158295(P2003-158295A)

【公開日】平成15年5月30日(2003.5.30)

【出願番号】特願2001-356801(P2001-356801)

【国際特許分類第7版】

H 0 1 L 33/00

C 2 3 C 16/34

C 3 0 B 29/38

H 0 1 L 21/205

【F I】

H 0 1 L 33/00 C

C 2 3 C 16/34

C 3 0 B 29/38 D

H 0 1 L 21/205

【手続補正書】

【提出日】平成16年11月10日(2004.11.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

GaN系半導体 ( $Al_1Ga_{1-n}In_{1-x}N$ , 但し  $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) が成長可能な基板の表面上に、GaN系半導体の成長が起らない物質からなるマスクを付着させ、該マスクに適切な開口部を設け、開口部からGaN系半導体薄膜を成長させるGaN系半導体薄膜の製造方法において、屈折率 $n_1$ を持った第1のGaN系半導体を開口部から成長させる第1の工程と、該第1のGaN系半導体の表面が平坦化しない段階で、第1のGaN系半導体とは異なる屈折率 $n_2$ を持つ第2のGaN系半導体を第1のGaN系半導体上に成長させる第2の工程と、該第2のGaN系半導体の表面が平坦化しない段階で、さらに第2のGaN系半導体とは異なる屈折率 $n_3$ を持つ第3のGaN系半導体を第2のGaN系半導体上に成長させる第3の工程とを具備することを特徴とするGaN系半導体薄膜の製造方法。

【請求項2】

前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とは組成の異なる $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) より構成されることを特徴とする請求項1に記載のGaN系半導体薄膜の製造方法。

【請求項3】

前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とはドーピング状態の異なる $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) より構成されることを特徴とする請求項1または2に記載のGaN系半導体薄膜の製造方法。

【請求項4】

前記第2のGaN系半導体が、2種類以上の組成の異なる $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) を周期的に積層した多層膜よりなることを特徴とする請求項1に記載のGaN系半導体薄膜の製造方法。

【請求項5】

前記第1のGaN系半導体と第3のGaN系半導体が、同じ $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) より構成されることを特徴とする請求項1ないし4の何れか1項に記載のGaN系半導体薄膜の製造方法。

【請求項6】

前記第3のGaN系半導体が、表面の平坦なGaN系半導体薄膜となることを特徴とする請求項1ないし5の何れか1項に記載のGaN系半導体薄膜の製造方法。

【請求項7】

前記第3のGaN系半導体上に、表面の平坦なGaN系半導体薄膜を成長させることを特徴とする請求項1ないし6の何れか1項に記載のGaN系半導体薄膜の製造方法。

【請求項8】

前記GaN系半導体が成長可能な基板が、GaN、サファイア、SiC、シリコンのうち何れか1種類であることを特徴とする請求項1ないし7の何れか1項に記載のGaN系半導体薄膜の製造方法。

【請求項9】

前記マスクがSiNからなることを特徴とする請求項1ないし8の何れか1項に記載のGaN系半導体薄膜の製造方法。

【請求項10】

基板上にマスクを付着させ、該マスクに適切な開口部を設け、開口部からマスク表面を覆って成長させたGaN系半導体薄膜において、該GaN系半導体薄膜が、開口部から成長させた屈折率 $n_1$ を持つ第1のGaN系半導体と、該第1のGaN系半導体の表面が平坦化しない段階で第1のGaN系半導体上に成長させた、第1のGaN系半導体とは異なる屈折率 $n_2$ を持つ第2のGaN系半導体と、第2のGaN系半導体の表面が平坦化しない段階で第2のGaN系半導体上に成長させた、第2のGaN系半導体とは異なる屈折率 $n_3$ を持つ第3のGaN系半導体とを具備することを特徴とするGaN系半導体薄膜。

【請求項11】

前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とは組成の異なる $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) より構成されることを特徴とする請求項10に記載のGaN系半導体薄膜。

【請求項12】

前記第1、第2、第3のGaN系半導体が、それぞれ隣接するGaN系半導体とはドーピング状態の異なる $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) より構成されることを特徴とする請求項10または11に記載のGaN系半導体薄膜。

【請求項13】

前記第2のGaN系半導体が、2種類以上の組成の異なる $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) を周期的に積層した多層膜よりなることを特徴とする請求項10に記載のGaN系半導体薄膜。

【請求項14】

前記第1のGaN系半導体と第3のGaN系半導体が、同じ $Al_1Ga_{1-n}In_{1-x}N$  (但し、 $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq x+y \leq 1$ ) より構成されることを特徴とする請求項10ないし13の何れか1項に記載のGaN系半導体薄膜。

【請求項15】

前記第3のGaN系半導体が、表面の平坦なGaN系半導体薄膜であることを特徴とする請求項10ないし14の何れか1項に記載のGaN系半導体薄膜。

【請求項16】

前記第3のGaN系半導体上に、表面の平坦なGaN系半導体薄膜が形成されていることを特徴とする請求項10ないし15の何れか1項に記載のGaN系半導体薄膜。

【請求項17】

前記GaN系半導体が成長可能な基板が、GaN、サファイア、SiC、シリコンのうち

(3)

JP 2003-158295 A5 2005.7.7

の何れか1種類であることを特徴とする請求項10ないし16の何れか1項に記載のGaN系半導体薄膜。

【請求項18】

前記マスクがSiNからなることを特徴とする請求項10ないし17の何れか1項に記載のGaN系半導体薄膜。

【請求項19】

前記第3のGaN系半導体上に、p型およびn型のGaN系半導体薄膜からなるpn接合が形成されていることを特徴とする請求項10ないし18の何れか1項に記載のGaN系半導体薄膜。

【請求項20】

請求項19に記載のGaN系半導体薄膜を用いて作製した半導体発光素子。